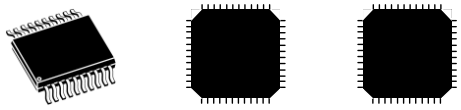
RJM32L030 数据手册

基于 ARM Cortex M0+内核的 32 位超低功耗 MCU

特性

- **操作条件**
  - 工作电压范围：2.0V ~ 5.0V
  - 工作温度范围：-40℃~ 105℃
- **低功耗特性（5 种模式）**
  - Halt（0.8uA@3.3V）
  - Active Halt（1uA@3.3V）
  - Low Power Wait（85uA@32KHz）
  - Low Popwer Run（90uA@32KHz）
  - Wait（0.9mA@24MHz）
  - 正常工作功耗：5.5mA@48MHz NOP
  - Halt 模式唤醒时间：10us
- **高性能 32 位 ARM Cortex M0+内核**
  - 主频为 48MHz，可进行 1/2/4/32 分频，系统默认工作频率 24MHz
  - 支持 32 路中断源
- **复位和电源管理**
  - 5 档可配的 BOR
  - 内置 POR/PDR 功能
  - 7 档可配的电压检测单元 PVD/LVD
- **时钟管理**
  - 支持外部 8~24MHz 无源晶体时钟
  - 支持外部<=24MHz 有源晶体时钟
  - 支持外部 32.768KHz 无源晶体时钟
  - 内置 48MHz 高速 RC 振荡器
  - 内置 32KHz 低速 RC 振荡器
- **低功耗 RTC**
  - 带有报警中断的日历
- **存储器**
  - 高达 8KB 的 SRAM
  - 程序存储器：64KB
- **12 位 ADC**
  - 12 位分辨率
  - 采样转换率高达 2MSPS
  - 在扫描/非扫描模式下，单端输入的通道分别多达 8/16 个；
  - VREF 2.4V 可用于内部参考电压或输出

- **封装**



TSSOP20　　LQFP48　　LQFP64

- **两路比较器**
  - 1 路固定阈值和 1 路轨到轨
  - 带有唤醒功能
- **低功耗 R 型段码 LCD**
  - 最大 COMxSEG：8x28、4x32，支持 1/3、1/4…1/8 duty 与 1/2、1/3、1/4bias
- **定时器**
  - 3 个 16 位基本定时器，各带 1 个通道，支持输入捕获/输出比较/PWM 生成
  - 2 个 16 位高级定时器，各带 3 个互补通道对与 1 个主输出通道，支持输入捕获/输出比较/PWM 生成，互补输出和刹车
  - 1 个 16 位低功耗定时器，使用低速时钟，支持 ACTIVE_HALT 唤醒
  - 内置 2 个看门狗定时器支持中断/复位模式，1 个使用系统时钟，1 个使用独立的低速时钟
- **通信接口**
  - 6 路 USART 接口，同时支持 7816M T=0
  - 1 路低功耗 LPUART 接口
  - 2 路 I^2C 主从机接口
  - 2 路 SPI 主从机接口
- **安全特性**
  - 1 路硬件真随机数发生器
  - CRC16/CRC32 校验
  - 支持 memory 读保护功能
- **高达 52 个 I/O，都可以映射到中断向量**
- **96bit UID**
- **调试接口----SWD 接口**
- **软件支持：**Keil realview MDK

目录

1. 说明 1

2. 简介 2

2.1. 概述 2
2.2. 功能框图 2

3. 规格说明 7

3.1. 低功耗模式 7
3.2. 处理器 7
3.3. 存储单元 8
3.4. 复位和电源管理 8
3.4.1. 电源监控 8
3.4.2. 复位 8
3.5. 时钟管理 9
3.6. 低功耗 RTC 9
3.7. 模数转换器（ADC） 10
3.8. 低功耗比较器（COMP） 10
3.9. LCD 驱动控制器 11
3.10. 定时器 11
3.10.1. 供电规则 11
3.10.2. 基本定时器（TIMER0/1/2） 11
3.10.3. 高级定时器（TIMER3/4） 12
3.10.4. 低功耗定时器（LPTIMER） 13
3.10.5. 看门狗定时器（WDT） 13
3.10.6. 独立看门狗（IWDT） 13
3.11. 通信接口 14
3.11.1. SPI 接口 14
3.11.2. I2C 接口 14
3.11.3. USART 15
3.11.4. LPUART 15
3.11.5. 通用输入输出口（GPIO） 16
3.12. 安全特性及物理防护 16
3.12.1. 随机数发生器（RNG） 16
3.12.2. CRC16 循环冗余校验 16
3.12.3. CRC32 循环冗余校验 16
3.12.4. 物理防护 17

4. 引脚定义 18

4.1. 引脚定义图：LQFP64 18
4.2. 引脚定义图：LQFP48 18
4.3. 引脚定义图：TSSOP20 19

5. 存储映射 22

5.1. 地址映射 22
5.2. 存储器保护 24

6. NVIC 25

6.1. 中断源 25

7. 电气参数 26

7.1. 测试条件 26

7.1.1. 最小和最大数值 26
7.1.2. 典型数值 26
7.1.3. 典型曲线图 26
7.2. 最大额定参数 26
7.3. 操作条件 27

8. 芯片封装信息 34

8.1. LQFP64 34
8.2. LQFP48 35
8.3. TSSOP20 36

9. 订货信息 37

1. 说明

本文档为 RJM32L030 的数据手册，主要用于客户初期的选型使用，后期的开发请参考 RJM32L030 的用户手册。在本文档中会详细的介绍 RJM32L030 产品的内部存储资源、外设资源、电气特性、引脚定义、器件的机械特性和订购信息。

2. 简介

2.1. 概述

RJM32L030 芯片是一款基于 ARM Cortex M0+内核的 32 位超低功耗处理器。该芯片最高频率为 48MHz，内置 8KB 的 SRAM，64KB 的 EFLASH，具备优秀的代码密度、简单易用的编程模型、快速的中断响应，高效且灵活的低功耗设计，支持多种休眠模式。片内集成多种安全模块，包括真随机数发生器、CRC16/32 校验以及看门狗 WDT、独立看门狗 IWDT 模块，对外提供丰富的通信接口 SPI、I2C、USART、LPUART、GPIO，同时内嵌有 LCD、ADC、COMP、DMAC 以及基本/高级/低功耗定时器、RTC 实时时钟等模块，能够极大的满足嵌入式应用开发需求。

2.2. 功能框图

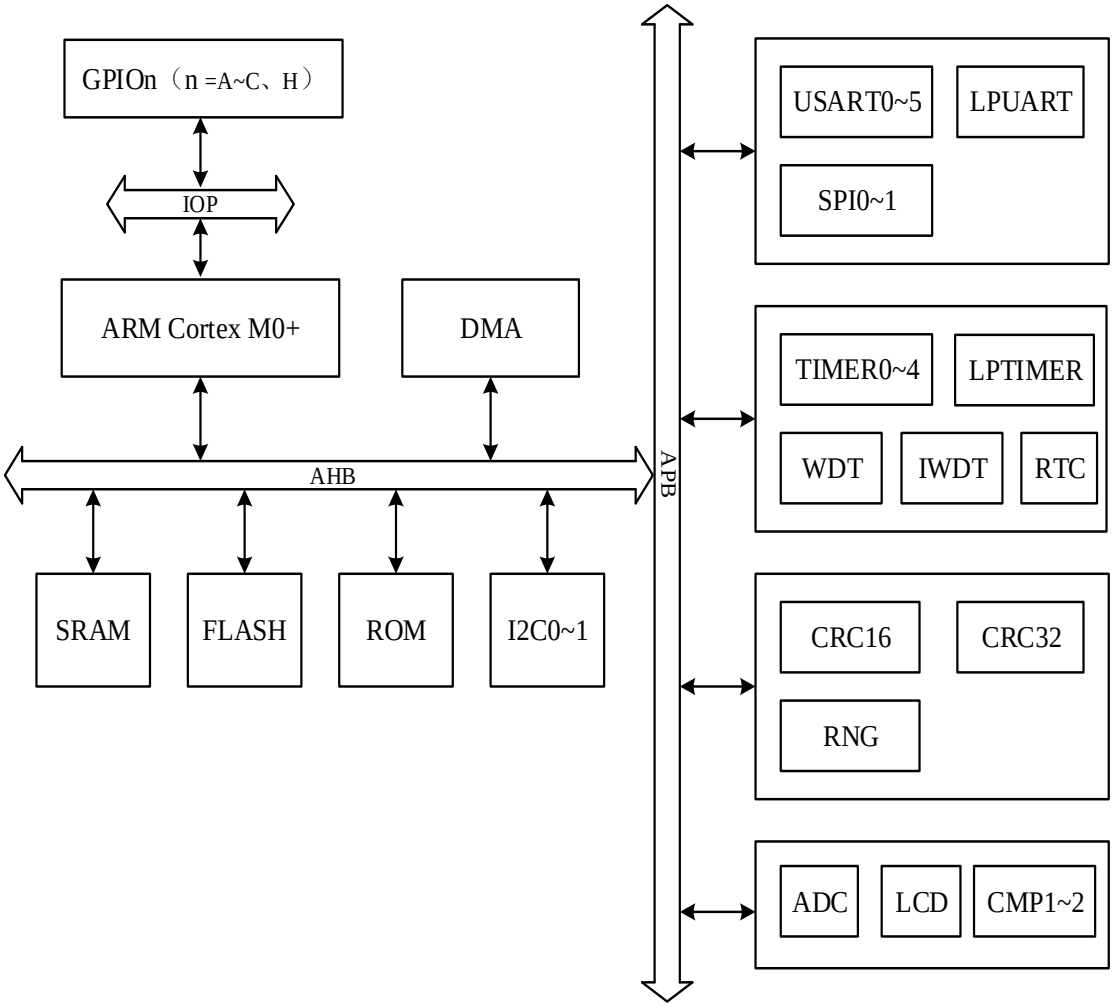


图 2-1 RJM32L030 功能框图

3. 规格说明

3.1. 低功耗模式

在系统复位撤销以后微控制器处于正常工作模式（RUN 模式），系统时钟默认为内部 48M 高速时钟 HSI 的 2 分频。当 CPU 不需要继续运行时，可以通过多个低功耗模式来降低功耗，芯片提供 5 种低功耗模式。

- **HALT 模式：**系统所有时钟停止，系统不掉电，RAM 处于保持状态。HALT 模式下，可以配置多个外设作为唤醒源。唤醒过程中不涉及重新上下电，唤醒后 CPU 从上次进入 HALT 低功耗处接着运行。
- **ACTIVE_HALT 模式：**CPU 和外设时钟停止，但低速时钟 LSI 或 LSE 开启，除 HALT 模式下支持的唤醒源外，RTC、LPTIMER、LPUART 也可将系统从 ACTIVE_HALT 模式唤醒到正常工作模式。
- **WAIT 模式：**除 CPU 时钟停止外，其他模块均正常工作，系统工作在高速时钟 HSI 或 HSE 或 HSO 下。外设中断可将系统从 WAIT 模式唤醒到正常工作模式。与 HALT 模式相比，WAIT 模式唤醒时间非常短，唤醒源有效后，只需 3 个系统时钟周期可切换到正常工作模式。
- **LOW_POWER_WAIT 模式：**与 WAIT 模式相比，LOW_POWER_WAIT 模式下系统工作在低速时钟 LSI 或 LSE、或高速时钟 HSI32 分频至 1.5M。
- **LOW_POWER_RUN 模式：**使能并选择低频时钟 LSI 或 LSE 作为系统时钟，同时关闭高频时钟，系统进入该模式。

3.2. 处理器

ARM Cortex-M 系列是一个 32 位高性能处理器内核，采用哈佛结构，拥有独立的指令总线和数据总线，同时指令总线和数据总线共享同一个存储器空间。内核选择了适合于微控制器应用的三级流水线，增加了分支预测功能。主要特性有：

- 指令总线和数据总线分开
- Thumb2 指令集架构，代码集成度更高
- 32 位取指
- NVIC 中断控制器
- SysTick 定时器
- 低功耗高性能

3.3. 存储单元

- 片内 64KB 的 FLASH 存储器
  - 主 FLASH（64KB）+ 7 个 NVR 区(3.5KB)；
  - 页尺寸为 512 字节；
  - 支持芯片擦除、页擦除、字编程；
  - 擦操作将数据位擦成“1”，写操作将数据位写成“0”；
  - 支持按字节、半字、字进行读操作；
  - 可编程 FLASH 访问区；
  - 最小擦写次数 10 万次@T_A∈[-40，105]；
  - 最短数据保持时间 20 年@室温；
  - 可灵活用作代码区和数据区；
- 片上 8KB 的 SRAM。

3.4. 复位和电源管理

3.4.1. 电源监控

芯片集成有 PDR 模块，可实现上电复位（POR）和掉电复位（PDR）功能。

芯片集成有欠压复位电路（BOR）模块。5 个 BOR 阈值通过相应寄存器设置，从 1.7V 到 2.8V。当 VDD 低于规定阈值时，芯片处于复位状态，不需要任何的外部复位电路。

芯片集成有一个可编程电压检测器（PVD），监控 VDD 电源，并将其与 PVD 设置阈值进行比较。该 PVD 从 1.8V~3.0V 之间提供了 7 个不同的阈值，通过软件设置。当 VDD 低于阈值时，可引起状态标志位改变。PVD 中断极性可选，当中断使能且满足极性条件时，可触发中断进行及时处理。

芯片集成有一个可编程低电压检测器（LVD），监控 PB7 管脚电压，并将其与 LVD 设置阈值进行比较。该 LVD 从 1.8V~3.0V 之间提供了 7 个不同的阈值，通过软件设置。当 PB7 管脚电压低于阈值时，可引起状态标志位改变。LVD 中断极性可选，当中断使能且满足极性条件时，可触发中断进行及时处理。

3.4.2. 复位

系统复位将复位所有寄存器至它们的复位状态。当发生以下事件时，将产生一个系统复位：

- 外部复位引脚 NRST 上的低电平

- 上电/掉电复位（POR/PDR）
- 欠压复位（BOR）
- 芯片软复位
- 看门狗复位

3.5. 时钟管理

时钟控制器将来自不同振荡器的系统时钟分配给内核和外围设备。

- 时钟分频器：为了在速度和功耗之间得到最优的折衷，CPU 和外设的时钟频率可以通过软件设置分频进行调整；
- 时钟管理：为了降低功耗，时钟控制器可以停止 CPU 内核、个别外设或存储器的时钟；
- 系统时钟源：以下 5 种时钟源可以被用作系统时钟：
  - 内部高速 RC 振荡器（HSI）
  - 外部高速无源晶振（HSE）
  - 外部高速有源晶振（HSO）
  - 内部低速 RC 振荡器（LSI）
  - 外部低速无源晶振（LSE）
- RTC 时钟源：使用 32.768KHz 外部低速晶振或 32KHz 内部低速 RC 振荡器；
- 启动时钟：复位后，系统默认以内部 48M 高速时钟的 2 分频启动。只要代码开始执行，应用程序可以更改时钟源以及分频比。

3.6. 低功耗 RTC

芯片集成有一个独立的实时时钟（RTC），它提供了一个时钟和可编程的闹钟。RTC 还包括一个用于唤醒低功耗的单元。RTC 包含了对世纪/年/月/日/小时（24 小时制）/分/秒的二进制编码，对 28 天、29 天（闰年）、30 天和 31 天的月份自动执行调整。

- 工作时钟为 LSI 内部低速时钟 32KHz 或 LSE 外部低速时钟 32.768KHz；
- 日历功能：年、月、日、时（24 小时制）、分、秒，支持月、闰年天数自动调整
- 周期定时功能：支持 1 秒、1 分、1 小时、1 天产生周期 TICK 中断
- 闹钟功能：当日历时间与设置的闹钟模式匹配时产生闹钟中断

3.7. 模数转换器（ADC）

芯片集成有一个 12 位的逐次比较型模拟/数字转换器，提供多达 16 个输入通道。A/D 转换的各个通道可以执行单次转换模式和带缓存的连续转换模式。

- 12 位的分辨率；
- 在自动扫描模式下，单端输入的通道最多 8 个；
  在非扫描模式下，单端输入的通道多达 16 个；
- ADC 参考电压与采样保持时间可配置；
- 内置校准单元。
- 转换速率高达 2MSPS；
- 单次转换模式和带缓存的连续转换模式（可连续转换 8 次并将结果存于 FIFO 中，完成后再读出）；
- 转换结束时可以产生中断；
- 触发转换源：外部 IO 输入信号、TIMER0/1/2/3/4 和 LPTIMER 定时；
- 外部触发转换模式：上升沿触发、下降沿触发、双沿触发；
- VREF 模块，支持内部 2.4V 参考电压，也可输出至片外供其他器件使用；

注：当芯片VDD 供电高于2.4V 时，VREF 输出为2.4V；当VDD 供电低于2.4V 时，VREF 输出则跟随VDD 值，且较VDD 小几十mV。若VREF 输出至片外供其他器件使用，驱动能力可能不足，需外挂跟随电路

3.8. 低功耗比较器（COMP）

芯片集成有 2 路比较器：COMP1 和 COMP2，他们共享同样的偏置电流。

- COMP1：反相输入接固定阈值的内部参考电压 1.0V；正向输入为外部 PB4 输入；
- COMP2：反相输入端接入阈值可选的参考电压，可以是内部参考电压或外部 PB5 输入的参考电压；正向输入端为外部 PB3 输入；
- 两路比较器可以组合成窗口比较器；
- 两路比较器具有 HALT 模式下高电平唤醒功能；
- 两路比较器都可产生中断；
- 两路比较器输出极性可控；
- COMP2 的反相输入端阈值可选，内部参考电压有 4 个档位 ；

- COMP2 的输出可重定向为 TIMER4 的刹车输入或者 TIMER3 的捕获 2 输入；
- COMP2 的工作模式可选：快速模式下，比较器翻转速度快，功耗高；
  低速模式下，比较器翻转速度慢，功耗低。

3.9. LCD 驱动控制器

芯片集成有一个硬件 LCD 驱动控制器，可支持 8COMx28SEG、7COMx29SEG、6COMx30SEG、5COMx31SEG、4COMx32SEG，共 36 个输出引脚，可编程占空比为 1/3、1/4、1/5、1/6、1/7、1/8，可编程偏压比为 1/2、1/3、1/4。可编程 LED 驱动强度为 8 个等级。

3.10. 定时器

3.10.1. 供电规则

芯片要求供电范围为 2.0V ~ 5.0V 的工作电压（VDD）。外部供电引脚必须连接如下：

- VSS/VDD = 2.0V ~ 5.0V，用于 IO 以及芯片整体工作的外部电源。通过 VDD 引脚接入，对应的接地引脚为 VSS；
- VREFPE/VREFNE：ADC 模块的外部参考电压输入，必须通过外部提供给 VREFPE/ VREFNE 引脚。

3.10.2. 基本定时器（TIMER0/1/2）

芯片集成有 3 个独立的 16 位基本定时器：TIMER0、TIMER1 和 TIMER2。适用于多个用途，包括：基本的定时和计数、测量输入信号脉冲宽度（输入捕获）、产生输出波形（输出比较，PWM，不支持互补输出）。它们均具有以下特性：

- 16 位向上、向下和向上/向下交替计数的自动重载计数器；
- 16 位可编程预分频器，分频系数为 1~65536 之间的任意数值；
- 可配置的计数器触发事件：上升沿、下降沿或者双沿；
- 1 个独立通道
  - 输入捕获
  - 输出比较
  - PWM 生成
  - 单脉冲模式输出

- 允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器；
- 如下事件发生时可产生中断：
  - 更新：计数器溢出，计数器初始化（通过软件）
  - 输入捕获
  - 输出比较

3.10.3. 高级定时器（TIMER3/4）

芯片集成有 2 个独立的 16 位高级定时器：TIMER3 和 TIMER4。适用于多个用途，包括：基本的定时和计数、测量输入信号脉冲宽度（输入捕获）、产生输出波形（输出比较，PWM），以及对应不同事件（溢出、捕获、比较、刹车）的中断。在 PWM 应用中，支持互补输出和死区时间控制。每个定时器都是独立的，没有共享任何资源。它们均具有以下特性：

- 16 位的向上、向下和向上/向下交替计数的自动重载计数器；
- 16 位可编程的预分频器，分频系数为 1~65536 之间的任意数值；
- 多达 4 个独立通道（3 对互补+1 个主输出），可以配置成：
  - 输入捕获
  - 输出比较
  - PWM 生成（边沿对齐和中央对齐）
  - 死区时间可编程的互补输出
  - 单脉冲模式输出
- 允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器；
- 刹车输入信号可以将定时器输出信号置于已知状态；
- 刹车输入信号可进行数字滤波；
- 如下事件发生时可产生中断/DMA：
  - 更新：计数器溢出，计数器初始化（通过软件或者外部触发）
  - 触发事件（计数器启动、停止、初始化或者由外部触发）
  - 外部重载
  - 输入捕获
  - 输出比较
  - 刹车信号输入

3.10.4. 低功耗定时器（LPTIMER）

芯片集成有 1 个 16 位的低功耗定时器：LPTIMER。作定时器使用时，每个系统时钟周期，计数器加 1。

- 16 位递增自动重载定时器；
- 工作时钟为 LSI 内部低速时钟 32KHz 或 LSE 外部低速时钟 32.768KHz；
- 具有 ACTIVE_HALT 模式下唤醒功能；
- 中断在 UEV（Update Event）事件时产生：计数器往上从 0 计数到自动重载值，重新从 0 开始并产生一个计数溢出事件。

3.10.5. 看门狗定时器（WDT）

芯片集成有 1 个 32 位可重载的递减计数的看门狗定时器 WDT，其时钟源与系统时钟相同。可用于对系统进行监控，防止程序跑飞，提供芯片更高的安全性。

WDT 在 WDOGCLKEN 为高时，在每个 WDOGCLK 的上升沿进行递减计数，当看门狗计数到 0 将产生中断，并在下一个 WDOGCLK 上升沿重载初值后继续计数，如果不能及时清掉中断，看门狗在下一次计数到 0 时将产生一个复位请求。内核一定会被复位，系统中的其他功能模块如果设置了复位使能也会被复位。看门狗会在几个周期退出复位状态（硬件自动清除复位线）。看门狗中断和复位请求都有相应的屏蔽位，默认是关闭（即不能产生中断和复位请求）。

- 系统时钟作为时钟源；
- 32 位的上升沿有效递减计数
- 可自动重载：溢出后的下一个时钟上升沿进行重载；
- 看门狗中断和复位请求可屏蔽，默认屏蔽；
- 复位信号线可由硬件自动清除；
- 支持看门狗锁定功能；
- 支持看门狗测试模式。

3.10.6. 独立看门狗（IWDT）

芯片集成有 1 个 16 位的独立的递减计数的看门狗 IWDT，其时钟源为 LSI 或 LSE。IWDT 可作为在主程序之外完全独立工作的模块。（在计数等于 7 的时候产生唤醒，如果此时在中断中处理喂狗（对 KR 写 0xAAAA），会在计数值为 4 的时候喂狗成功，计数值重载）。

- 工作时钟为 LSI 内部低速时钟 32KHz 或 LSE 外部低速时钟 32.768KHz；
- 16 位的递减计数
- 看门狗中断和复位请求可屏蔽，默认屏蔽
- 复位信号线可由硬件自动清除
- 支持看门狗锁定功能。

3.11. 通信接口

3.11.1. SPI 接口

芯片集成有 2 路主/从模式可选的 SPI 接口：SPI0 和 SPI1，可与符合协议的 SPI 主/从设备之间进行全双工同步串行通讯。

- 可选择的主/从模式；
- 可配置的传输速率，支持系统时钟的 2~254 任意偶数分频；
- 可配置的时钟相位与极性，主模式支持 Mode0/1/2 /3 四种传输协议，从模式仅支持 Mode0；
- 支持 SPI 四线传输；
- 内置有宽度 16bit，深度 4 的接收 FIFO 和发送 FIFO；
- 支持 4~16bits 右对齐数据的串行传输，支持数据传输时高位在前或低位在前方式；
- 支持中断、查询与 DMA 传输方式。

3.11.2. I2C 接口

芯片集成有 2 路主/从模式可选的 I2C 接口：I2C0 和 I2C1。

- 可选的主/从模式；
- 可编程的 7 比特 I2C 从设备地址；
- 可编程的 NACK/ACK 回复；
- 可配置的主模式时钟分频，支持 2 到 255 分频；
- 支持 100Kbps、400Kbps 两种速率模式；
- 内置有宽度 8bit，深度 4 的发送 FIFO 和接收 FIFO；

- 支持从机地址掩码；
- 不支持主机仲裁模式。

3.11.3. USART

芯片集成有 6 路通用同步/异步收发器 USART，可实现全双工同步/异步通信。6 路串口皆可通过 IO 复用重设为复用功能，从而将其引脚映射到不同的 IO 管脚。

- 支持全双工异步通信：通用串口模式，波特率可达 256Kbps；
- 支持半双工同步通信：7816 协议 T = 0 主机模式；
- 可配置的波特率：波特率整数和小数分频；
- 可配置的数据位位宽：5 比特至 8 比特；
- 可配置的奇偶检验方式：奇校验、偶校验、0 校验、1 校验、无校验；
- 可配置的停止位位宽：1 比特、1.5 比特或 2 比特；
- 支持 OverRun 错误、Break 错误、校验错误、帧格式错误、读接收数据超时、收发完成等中断；
- 支持中断、查询与 DMA 传输方式。

3.11.4. LPUART

芯片集成有 1 路低功耗通用异步收发器 LPUART，默认作为复用功能 0，此外还可通过 IO 复用重设为复用功能 1，从而将其引脚映射到不同的 IO 管脚。低速时钟下，允许以低功耗进行半双工通信；切换到系统时钟之高速时钟，可进行全双工和实现更高波特率的通信。

- 可选的时钟：系统时钟、低速时钟（LSI/LSE）；
- 高频时钟下支持全双工、奇/偶/无校验通信，波特率最高支持 1Mbps；
- 低频时钟下支持半双工、奇/偶校验通信，波特率最高支持 9600bps；
- 可编程的波特率；
- 使能可配的接收 FIFO，深度为 4 字节；
- 支持接收完成中断；
- 具有 ACTIVE_HALT 模式下接收字节/特定字节唤醒功能。

3.11.5. 通用输入输出口（GPIO）

芯片集成有 4 组 GPIO 通用输入/输出口，其中 PA（GPIOA）、PB（GPIOB）、PH（GPIOH）每一组支持 16 个可编程输入/输出功能 IO，PC（GPIOC）支持 4 个可编程输入/输出功能 IO。

所有 IO 均支持高电平、低电平、上升沿、下降沿和双沿触发中断。

- 3 组 GPIO 口支持 16 个独立的输入/输出 IO，1 组支持 4 个独立的输入/输出 IO；
- 每个 IO 有独立的中断产生方式：高、低电平触发、单沿触发和双沿触发；
- 输入采样使用双触发器，以避免亚稳态问题；
- 可编程中断生成能力；
- 引脚复用支持。

3.12. 安全特性及物理防护

3.12.1. 随机数发生器（RNG）

芯片集成有 1 个 32 位数字振荡环方式真随机数发生器，以满足某些应用的安全交易流程需要。

- 数字振荡环方式真随机数发生器；
- 支持两种模式：Mode0 和 Mode1；
- 符合国际 FIPS-140-2 和 NIST SP800-22 测试标准；
- 符合国密局《随机数检测规范》测试标准。

3.12.2. CRC16 循环冗余校验

芯片集成有 1 个 CRC16 循环冗余校验计算电路。支持 CRC16-CCITT FALSE 算法，生成多项式为 G(x)=x^16+x^12+x^5+1，可以根据用户预设的 CRC 初值和通讯数据计算出 CRC 结果，并且支持设置输入数据与输出结果的反射操作。

3.12.3. CRC32 循环冗余校验

芯片集成有 1 个 CRC32 循环冗余校验计算电路。支持 CRC-MPEG-2 算法，生成多项式为 G(x)=x^32+x^26+x^23+x^22+x^16+x^12+x^11+x^10+x^8+x^7+x^5+x^4+x^2+x+1，可以根据通讯数据计算出 CRC 结果。

3.12.4. 物理防护

提供芯片级 ESD 防护水平和高可靠性安全防护算法，有效防止抄板，以及代码反向分析。

- 芯片级安全系统级防护策略；
- 片内 FLASH、RAM 等存储单元数据高强度加密及串扰防护。

4. 引脚定义

4.1. 引脚定义图：LQFP64

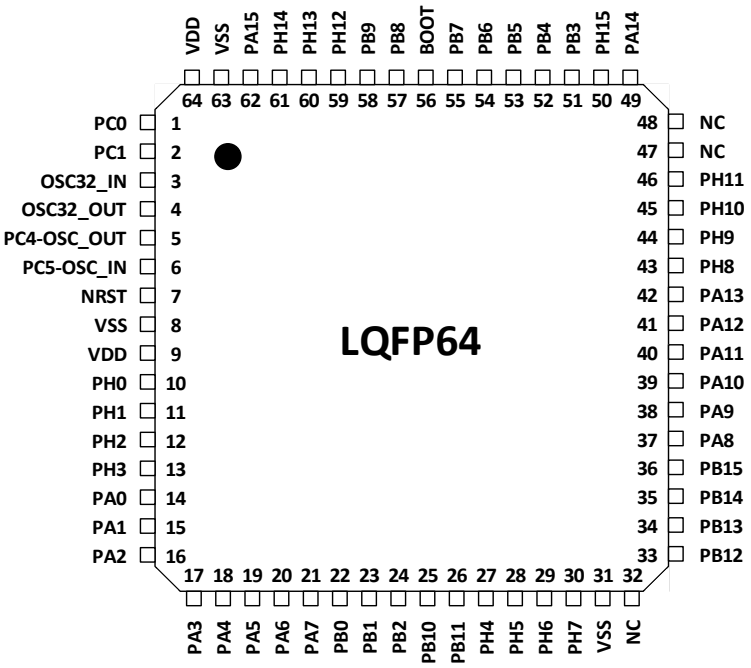
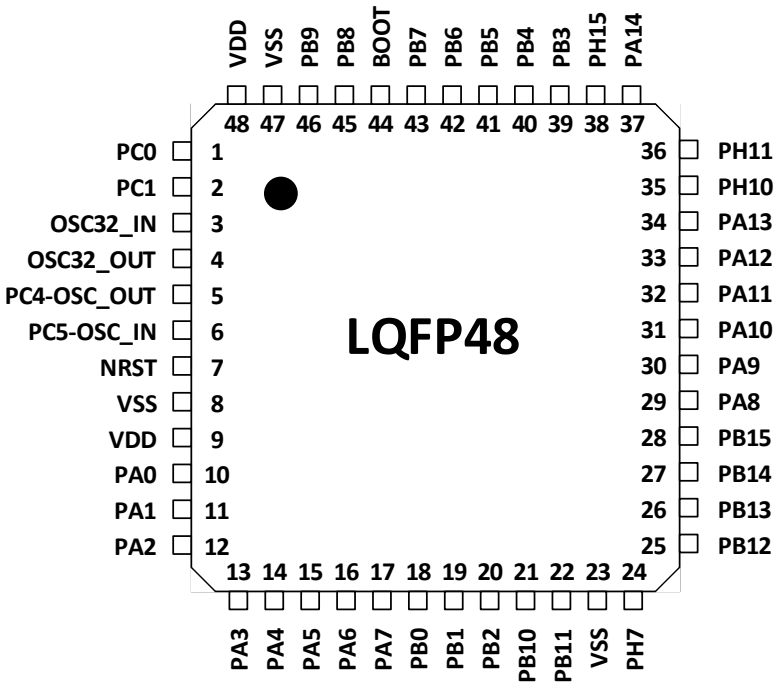


图 4.1 RJM32L030 LQFP64 引脚封装

4.2. 引脚定义图：LQFP48



s

图 4.2 RJM32L030 LQFP48 引脚封装

4.3. 引脚定义图：TSSOP20

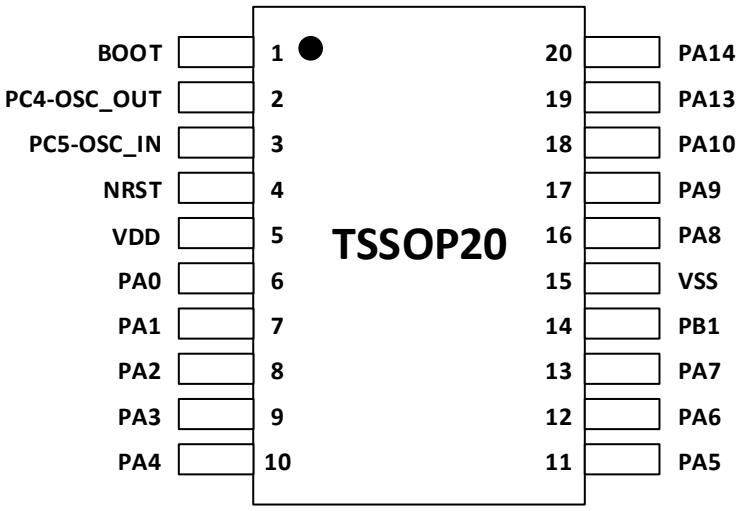


图 4.2 RJM32L030 TSSOP20 引脚封装

表 4.1 RJM32L030 引脚描述

PAD 名称	LQFP48	TSSOP20	LQFP64	模拟功能	功能 0	功能 1	功能 2	功能 3	功能 4	复用配置
PC0	1		1	LCD_COM4	PC0	LPTIM_TFF	LPUART_RX	USART5_RX		IOCFG_CTRLC[1:0]
PC1	2		2	LCD_COM5	PC1	STADC	LPUART_TX	USART5_TX		IOCFG_CTRLC[3:2]
OSC32_IN	3		3							
OSC32_OUT	4		4							
PC4	5	2	5	OSC_OUT	PC4	I2C0_SCL	TIM0_TFF	SPI1_MOSI		IOCFG_CTRLC[9:8]
PC5	6	3	6	OSC_IN	PC5	I2C0_SDA	TIM1_TFF	SPI1_MISO		IOCFG_CTRLC[11:10]
NRST	7	4	7							
VSS	8		8							
VDD	9	5	9							
PH0			10		PH0	SPI0_NSS	I2C0_SCL	USART1_RX		IOCFG_CTRLH[1:0]
PH1			11		PH1	SPI0_SCK	I2C0_SDA	USART1_TX		IOCFG_CTRLH[3:2]
PH2			12		PH2	SPI0_MOSI	TIM3_TFF			IOCFG_CTRLH[5:4]
PH3			13	AVIN0 LCD_COM6	PH3	SPI0_MISO				IOCFG_CTRLH[7:6]
PA0	10	6	14	AVIN1 LCD_COM7	PA0	TIM3_CH0		HSO		IOCFG_CTRLA[1:0]
PA1	11	7	15	AVIN2 LCD_SEG0	PA1	TIM3_CH1		USART2_CK	OSC32K_TEST	IOCFG_CTRLA[4:2]

PAD 名称	LQFP48	TSSOP20	LQFP64	模拟功能	功能 0	功能 1	功能 2	功能 3	功能 4	复用配置
PA2	12	8	16	AVIN3 LCD_SEG1	PA2	TIM3_CH2	USART2_TX	LPUART_TX	OSC48M _TEST	IOCFG_CTRLA[7:5]
PA3	13	9	17	AVIN4	PA3	TIM3_CH0N	USART2_RX	LPUART_RX		IOCFG_CTRLA[9:8]
PA4	14	10	18	AVIN5	PA4	SPI0_NSS	TIM3_CH1N	USART1_TX		IOCFG_CTRLA[11:10]
PA5	15	11	19	AVIN6	PA5	SPI0_SCK	TIM3_CH2N	USART1_RX		IOCFG_CTRLA[13:12]
PA6	16	12	20	AVIN7	PA6	SPI0_MOSI	TIM3_BKIN	I2C0_SDA		IOCFG_CTRLA[15:14]
PA7	17	13	21	AVIN8	PA7	SPI0_MISO				IOCFG_CTRLA[17:16]
PB0	18		22	AVIN9 LCD_SEG2	PB0	SPI1_MISO		TIM3_CAP3		IOCFG_CTRLB[1:0]
PB1	19	14	23	VREF_OUT	PB1	SPI1_MOSI	I2C0_SCL	USART1_CK		IOCFG_CTRLB[3:2]
PB2	20		24	LCD_SEG3	PB2	STADC		TIM3_CAP0		IOCFG_CTRLB[5:4]
PB10	21		25	AVIN10 LCD_SEG4	PB10	LPUART_TX	USART1_TX	TIM3_CAP1		IOCFG_CTRLB[21:20]
PB11	22		26	AVIN11 LCD_SEG5	PB11	LPUART_RX	USART1_RX	TIM3_CAP2		IOCFG_CTRLB[23:22]
PH4			27	AVIN12 LCD_SEG6	PH4	SPI1_NSS	USART5_TX			IOCFG_CTRLH[9:8]
PH5			28	AVIN13 LCD_SEG7	PH5	SPI1_SCK	USART5_RX	USART0_CK		IOCFG_CTRLH[11:10]
PH6			29	AVIN14 LCD_SEG8	PH6	SPI1_MISO		I2C0_SCL		IOCFG_CTRLH[13:12]
PH7	24		30	AVIN15 LCD_SEG9	PH7	SPI1_MOSI		I2C0_SDA		IOCFG_CTRLH[15:14]
VSS	23	15	31							
NC			32							
PB12	25		33	LCD_SEG10	PB12	SPI1_NSS	TIM4_CH0	USART0_TX		IOCFG_CTRLB[25:24]
PB13	26		34	LCD_SEG11	PB13	SPI1_SCK	TIM4_CH1	USART0_RX		IOCFG_CTRLB[27:26]
PB14	27		35	LCD_SEG12	PB14	SPI1_MISO	TIM4_CH2	I2C0_SCL		IOCFG_CTRLB[29:28]
PB15	28		36	LCD_SEG13	PB15	SPI1_MOSI	TIM4_CH0N	I2C0_SDA		IOCFG_CTRLB[31:30]
PA8	29	16	37	LCD_SEG14	PA8	TIM2_TFF	TIM4_CH1N			IOCFG_CTRLA[19:18]
PA9	30	17	38	LCD_SEG15	PA9	I2C0_SCL	USART0_TX	LPUART_TX	TIM4 _CH2N	IOCFG_CTRLA[22:20]
PA10	31	18	39	LCD_SEG16	PA10	I2C0_SDA	USART0_RX	LPUART_RX	TIM4 _CAP0	IOCFG_CTRLA[25:23]
PA11	32		40	LCD_SEG17	PA11	SPI1_MISO			TIM4 _CAP1	IOCFG_CTRLA[28:26]
PA12	33		41	LCD_SEG18	PA12	SPI1_MOSI		USART0_CK	TIM4 _CAP2	IOCFG_CTRLA[31:29]
SWD	34	19	42		SWD	PA13	USART2_RX	LPUART_RX	TIM4 _CAP3	IOCFG_CTRLC[14:12]
PH8			43	LCD_SEG19	PH8	SPI1_NSS				IOCFG_CTRLH[17:16]

PAD 名称	LQFP48	TSSOP20	LQFP64	模拟功能	功能 0	功能 1	功能 2	功能 3	功能 4	复用配置
PH9			44	LCD_SEG20	PH9	SPI1_SCK		USART3_CK		IOCFG_CTRLH[19:18]
PH10	35		45	LCD_SEG21	PH10	SPI1_MISO	USART3_TX	I2C1_SCL		IOCFG_CTRLH[21:20]
PH11	36		46	LCD_SEG22	PH11	SPI1_MOSI	USART3_RX	I2C1_SDA		IOCFG_CTRLH[23:22]
NC			47							
NC			48							
SWCLK	37	20	49		SWCLK	PA14	USART2_TX	SPI1_NSS	TIM4 _CH3	IOCFG_CTRLC[17:15] 功能 5：LPUART_TX
PH15	38		50	LCD_SEG27	PH15	USART4_RX	TIM2_CH0	SPI1_MOSI		IOCFG_CTRLH[31:30]
PB3	39		51	COMP2_INP	PB3	SPI1_SCK	USART4_RX	TIM1_CH0		IOCFG_CTRLB[7:6]
PB4	40		52	COMP1_INP	PB4	SPI1_MISO				IOCFG_CTRLB[9:8]
PB5	41		53	COMP2_INN	PB5	SPI1_MOSI		USART3_CK		IOCFG_CTRLB[11:10]
PB6	42		54	LCD_COM0	PB6	I2C1_SCL	USART3_TX	TIM4_BKIN		IOCFG_CTRLB[13:12]
PB7	43		55	LCD_COM1	PB7	I2C1_SDA	USART3_RX	LPTIM_TFF		IOCFG_CTRLB[15:14]
BOOT	44	1	56		BOOT					
PB8	45		57	LCD_COM2	PB8	I2C0_SCL		TIM0_CH0		IOCFG_CTRLB[17:16]
PB9	46		58	LCD_COM3	PB9	I2C0_SDA	USART4_CK	USART5_CK		IOCFG_CTRLB[19:18]
PH12			59	LCD_SEG24	PH12		I2C0_SCL	SPI1_NSS		IOCFG_CTRLH[25:24]
PH13			60	LCD_SEG25	PH13		I2C0_SDA	SPI1_SCK		IOCFG_CTRLH[27:26]
PH14			61	LCD_SEG26	PH14	USART4_TX	TIM4_TFF	SPI1_MISO		IOCFG_CTRLH[29:28]
PA15			62	LCD_SEG23	PA15	SPI1_NSS	USART4_TX	LPUART_TX	TIM3 _CH3	IOCFG_CTRLC[20:18]
VSS	47		63							
VDD	48		64							

5. 存储映射

5.1. 地址映射

模块名称	地址分配	空间大小
NorFlash((BOOT=0)	0x00000000-0x0000FFFF	64KB
ROM(BOOT=1)		
Reserved	0x00010000-0x0FFFFFFF	
Reserved(BOOT=0)	0x10000000-0x1000FFFF	64KB
NorFlash((BOOT=1)		
Reserved	0x10010000-0x1FFFFFFF	
RAM	0x20000000-0x20001FFF	8KB
Reserved	0x20002000-0x3FFFFFFF	
Reserved	0x40000000-0x40001FFF	4KB
Reserved	0x40002000-0x40002FFF	4KB
Reserved	0x40003000-0x40003FFF	4KB
I2C0	0x40004000-0x40004FFF	4KB
I2C1	0x40005000-0x40005FFF	4KB
SRAM_CFG	0x40006000-0x40006FFF	4KB
FLASH_CFG	0x40007000-0x40007FFF	4KB
Reserved	0x40008000-0x4007FFFF	
LCD	0x40080000-0x40080FFF	4KB
ADC	0x40081000-0x40081FFF	4KB
WDG	0x40082000-0x40082FFF	4KB
CRC16	0x40083000-0x40083FFF	4KB
LPUART	0x4008A000-0x4008AFFF	4KB
RTC	0x4008B000-0x4008BFFF	4KB
CRG	0x4008C000-0x4008CFFF	4KB
COMP	0x4008C01C	
TRNG	0x4008D000-0x4008DFFF	4KB

SPI0	0x4008E000-0x4008EFFF	4KB
SPI1	0x4008F000-0x4008FFFF	4KB
IWDT	0x40090000-0x40090FFF	4KB
Reserved	0x40091000-0x40095FFF	
GPIOA	0x40096000-0x40096FFF	4KB
GPIOB	0x40097000-0x40097FFF	4KB
GPIOC	0x40098000-0x40098FFF	4KB
GPIOH	0x40099000-0x40099FFF	4KB
Reserved	0x4009A000-0x400A1FFF	4KB
Reserved	0x400A2000-0x400A2FFF	4KB
Reserved	0x400A3000-0x400A3FFF	4KB
TIMER0	0x400A4000-0x400A4FFF	4KB
TIMER1	0x400A5000-0x400A5FFF	4KB
TIMER2	0x400A6000-0x400A6FFF	4KB
TIMER3	0x400A7000-0x400A7FFF	4KB
TIMER4	0x400A8000-0x400A8FFF	4KB
Reserved	0x400A9000-0x400AFFFF	4KB
LPTIMER	0x400B0000-0x400B0FFF	4KB
DMA	0x400B1000-0x400B3FFF	
IO_CFG	0x400B4000-0x400B4FFF	4KB
CRC32	0x400B5000-0x400B5FFF	4KB
Reserved	0x400B6000-0x400FFFFF	
UART0	0x400C0000-0x400C7FFF	32KB
UART1	0x400C8000-0x400CFFFF	32KB
UART2	0x400D0000-0x400D7FFF	32KB
UART3	0x400D8000-0x400DFFFF	32KB
UART4	0x400E0000-0x400E7FFF	32KB
UART5	0x400E8000-0x400EFFFF	32KB
Reserved	0x40100000-0xFFFFFFFF	

5.2. 存储器保护

芯片支持 Memory 存储器保护功能。Memory 保护机制如下：

在 Memory 保护模式下，仿真器 DEBUG 或进入 BOOT 模式时 FLASH 数据不可读。Memory 保护使能，改写 Memory 保护权限位时，硬件会擦除 FLASH，这样确保在 Memory 保护模式下，FLASH 数据不被读出。

6. NVIC

NVIC 嵌套向量中断控制器是 Cortex-M 系列的一个重要组成部分，它与 CPU 处理器内核紧密耦合，实现低中断延迟以及对新到中断的有效处理，外部中断信号连接到 NVIC，NVIC 将对这些中断进行优先级排序。所有的 NVIC 寄存器只能采用字传输。NVIC 寄存器都是小端格式，访问处理器要正确处理大小端配置。

- 支持 32 路向量中断；
- 8 个带硬件优先级屏蔽的可编程中断优先级；
- 可嵌套中断支持；
- 中断可屏蔽；
- 电平触发和边沿触发。

6.1. 中断源

中断号	中断源	备注	中断号	中断源	备注
0	PVD		16	GPIOB	
1	IWDT		17	GPIOC	
2	LVD		18	GPIOH	
3	I2C0		19	TIMER0	
4	I2C1		20	TIMER1	
5	SPI0		21	TIMER2	
6	SPI1		22	TIMER3	
7	USART0		23	TIMER4	
8	USART1		24	LPTIMER	
9	USART2		25	WDG	
10	USART3		26	ADC	
11	USART4		27	CLKCHK_TRIM	时钟校准/监测
12	USART5		28	COMP1	
13	LPUART		29	COMP2	
14	RTC		30	SRAM_ERROR	
15	GPIOA		31	DMA	

7. 电气参数

7.1. 测试条件

除非特别说明，所有电压均参照 VSS。

7.1.1. 最小和最大数值

除非特别说明，在生产线上通过对 100%的产品在环境温度 TA=25℃和 TA=TAmax 下执行的测试(TAmax 与选定的温度范围匹配)，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均±3Σ)得到。

7.1.2. 典型数值

除非特别说明，典型数据是基于 TA=25℃和 VDD=3.3V (2.0V≤VDD≤5.0V 电压范围)。这些数据仅用于设计指导而未经测试。

7.1.3. 典型曲线图

除非另有规定，所有典型曲线只作为设计指导而未经测试。

7.2. 最大额定参数

表 7.1：电压特性、表 7.2：电流特性和表 7.3：热特性中列出的绝对最大额定值以上的应力可能对设备造成永久性损坏。这些只是压力等级，不建议在这些条件下对设备进行功能操作。长时间暴露在最大额定值条件下可能会影响设备的可靠性。

表 7.1 电压特性

符号	指标	最小	最大	单位
VDD-VSS	外部供电（包括 ADC 参考电压引脚）	-0.3	5.5	V
V_{IN}	引脚输入电压容忍值	-0.3	5.5	V
V_{ESD}	静电放电电压（HBM）	±3000	-	V
	静电放电电压（MM）	±200	-	V

表 7.2 电流特性

符号	参数	最小值	最大值	单位
$I_{VDD-VSS}$	最大总电流		100	mA
I_{IO}	单个管脚注入电流	-10	10	mA
$I_{INJ(PIN)}$	总注入电流	-50	50	mA

表 7.3 热特性

符号	参数	最小值	最大值	单位
T_{STG}	存储温度	-55	150	℃
T_J	结温	-40	125	℃

7.3. 操作条件

表 7.4 通用操作条件

符号	参数	条件	最小	最大	单位
VDD	标准操作电压		2.0	5.0	V
f_{SYSCLK}	系统时钟频率	2.0V≤VDD≤5.0V	0	48	MHz
T_A	温度范围	2.0V≤VDD≤5.0V	-40	105	℃
T_J	结温范围		-40	125	℃

表 7.5 POR/PDR 上/掉电特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{POR}	POR 复位电压			1		V
V_{PDR}	掉电复位电压			1		V
T_{VDD}	VDD 上升斜率		200ms/V		1us/V	

表 7.6 NRST 外部复位特性

符号	参数	测试条件	最小值	典型值	最大值	单位
$V_{IH(NRST)}$	NRST 输入高电平	5V	0.7xVDDH			V
		3.3V	2			V
$V_{IL(NRST)}$	NRST 输入低电平	5V			0.3xVDDH	V
		3.3V			0.8	V

$T_{PU(NRST)}$	NRST 弱上拉等效电阻		20	50	100	KΩ
$T_{IN(NRST)}$	NRST 输入有效时间		1			ms

表 7.7 HSI 内部高速时钟特性

符号	参数	测试条件	最小值	典型值	最大值	单位
f_{HSI}	HSI 的频率		46.8	48	49.2	MHZ
ACC_{HSI}	HSI 的精度	T_A =-40~105℃	±2.5%			%
$T_{SU(HSI)}$	HSI 的启动时间		2			us
$I_{DD(HSI)}$	HSI 功耗			160	220	uA

表 7.8 LSI 内部低速时钟特性

符号	参数	测试条件	最小值	典型值	最大值	单位
f_{LSI}	LSI 的频率		28.8	32	35.2	KHZ
ACC_{LSI}	LSI 的精度	T_A =-40~105℃	±10%			%
$T_{SU(LSI)}$	LSI 的启动时间			50	100	us
$I_{DD(LSI)}$	LSI 功耗			80	140	nA

表 7.9 HSO 外部高速有源时钟特性

符号	参数	测试条件	最小值	典型值	最大值	单位
f_{EXT}	HSO 输入时钟频率				24	MHz

表 7.10 HSE 外部高速无源时钟特性

符号	参数	测试条件	最小值	典型值	最大值	单位
f_{OSC_IN}	HSE 振荡器频率		8	16	24	MHz
R_F	反馈电阻		1		10	MΩ
C_{L1} C_{L2}	建议负载电容		10	20	30	pF
T_{SU}	启动时间		3.06		5.6	us

表 7.11 LSE 外部低速晶振特性

符号	参数	测试条件	最小值	典型值	最大值	单位
f_{EXT}	LSE 输出的时钟频率			32.768		KHz
$T_{SU(LSE)}$	LSE 的启动时间			2.5		s
I_L	漏电电流				35	nA
ESR	等效电阻				60	KΩ

表 7.12 FLASH 特性

符号	参数	测试条件	最小值	最大值	单位
VDD	工作电压范围		1.35	1.65	V
T_A	工作温度		-40	105	℃
N_{ENDUR}	擦写寿命	-40 到 105 ℃	100000		Cycles
T_{DR}	数据保存时间		20		yesrs
$T_{ERASE(page)}$	扇区擦除时间		4	5	ms
	芯片擦除时间		30	40	ms
T_{PROG}	字写入时间		6	7.50	us
I_{DD1}	读取耗电流		2.5	3.5	mA
I_{DD2}	写入耗电流			3.5	mA
I_{DD3}	擦除耗电流			2	mA

表 7.13 COMP1 比较器特性

符号	参数	最小值	典型值	最大值	单位
VDDA	工作电压	2		5	V
V_{OS}	输入失调电压		±2	±4	mV
V_{ICM}	输入共模电压范围		0.7	VDDA	V
I_{COMP}	功耗		260		nA
T_{RS}	比较器响应时间		0.5	0.7	us
T_A	工作温度范围	-40		125	℃
CMRR	共模抑制比	92.3	108.9	126	dB
PSRR	电源电压抑制比	91.6	93.9	96.4	dB

表 7.14 COMP2 比较器特性

符号	参数		最小值	典型值	最大值	单位
VDDA	工作电压		2		5	V
V_{os}	输入失调电压			±2	±4	mV
V_{ICM}	输入共模电压范围		0		VDDA	V
I_{COMP}	功耗	FAST		6.9		uA
		SLOW		4.6		uA
T_{RS}	比较器响应时间	FAST		80		ns
		SLOW		150		ns
T_A	工作温度范围		-40		125	℃
CMRR	共模抑制比		87.4	87.9	88.4	dB
PSRR	电源电压抑制比		56.4	57.4	58.1	dB

表 7.15 PVD 特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{PVD1}	PVD 设定电压 1			1.8		V
V_{PVD2}	PVD 设定电压 2			2		
V_{PVD3}	PVD 设定电压 3			2.2		
V_{PVD4}	PVD 设定电压 4			2.4		
V_{PVD5}	PVD 设定电压 5			2.6		
V_{PVD6}	PVD 设定电压 6			2.8		
V_{PVD7}	PVD 设定电压 7			3		
$V_{hyst(PVD)}$	PVD 迟滞			50		mV

表 7.16 LVD 特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{LVD1}	LVD 设定电压 1			1.8		V
V_{LVD2}	LVD 设定电压 2			2		
V_{LVD3}	LVD 设定电压 3			2.2		
V_{LVD4}	LVD 设定电压 4			2.4		
V_{LVD5}	LVD 设定电压 5			2.6		
V_{LVD6}	LVD 设定电压 6			2.8		
V_{LVD7}	LVD 设定电压 7			3		
$V_{hyst(PVD)}$	LVD 迟滞			50		mV

表 7.17 BOR 特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{BOR1}	BOR 设定电压 1			1.7		V
V_{BOR2}	BOR 设定电压 2			1.9		
V_{BOR3}	BOR 设定电压 3			2.3		
V_{BOR4}	BOR 设定电压 4			2.6		
V_{BOR5}	BOR 设定电压 5			2.8		
$V_{hyst(BOR)}$	BOR 迟滞			50		mV

表 7.18 低功耗特性

符号	唤醒时间	系统时钟分频	3.3V 功耗	5V 功耗	单位
HALT	10us	1/2/4/32	0.8	1	uA
ACTIVE_HALT	10us	1/2/4/32	1	1.2	uA
WAIT	3.5us	1	1.2	1.45	mA
		2	0.9	1.0	
		4	0.7	0.8	
		32	0.52	0.6	
LP_WAIT	3ms		85	90	uA
LP_RUN	-		90	95	uA
RUN	-		5.4	5.5	mA
注：2.2V 及以下供电时，需将系统时钟 4 分频或 32 分频后才能正常进入低功耗模式					

表 7.19 ADC 特性

符号	参数	条件	最小	典型值	最大	单位
当芯片 VDD 供电高于 2.4V 时，VREF 输出为 2.4V；当 VDD 供电低于 2.4V 时，VREF 输出则跟随 VDD 值，且较 VDD 小几十 mV。若 VREF 输出至片外供其他器件使用，驱动能力可能不足，需外挂跟随电路						
供电及参考电压						
VDD	模块供电		1.8		5.5	V
V_{REFPE}	外部正参考电压		1.5		VDD	V
V_{REFNE}	外部负参考电压		0		0.5	V
C_{LOAD}	数字输出负载电容				0.1	pF
T_A	环境温度		-40	25	125	℃
模拟输入						
V_{AIN}	转换电压范围	单通道操作	VREF-		VREF+	V
C_{ADC}	内部采样和保持电容			2.6		pF
R_{AIN}	外部输入电阻				2000	Ω
R_{ADC}	采样切换电阻	0V ≤ VAIN≤ VREF+		300		Ω
ADC 时间参数						
F_{mclk}	转换时钟频率				32	MHz
F_{samp}	采样速率				2	MHz
T_{mclk}	转换时钟周期		31.25			ns
T_{samp}	采样和保持时间		3.5		10.5	Tmclk
T_{conv}	转换时间			12.5		Tmclk
T_{sp}	单个采样和转换时间		16		23	Tmclk
T_{on}	ADC 上电时间		5			Tmclk
T_{eoc}	转换结束时间			1		Tmclk
T_{cal}	校准时间			4096		Tmclk
ADC 直流精度						
RES	分辨率	校准后的测量		12		bits
ED	微分线性误差（SE）	校准后的测量，使用代码密度方法得到	-1	-0.7/ +1.2	2	LSB
	微分线性误差（DE）		-1	-0.7/ +0.9	1	LSB
EI	积分线性误差（SE）		-2	±1.1	2	LSB

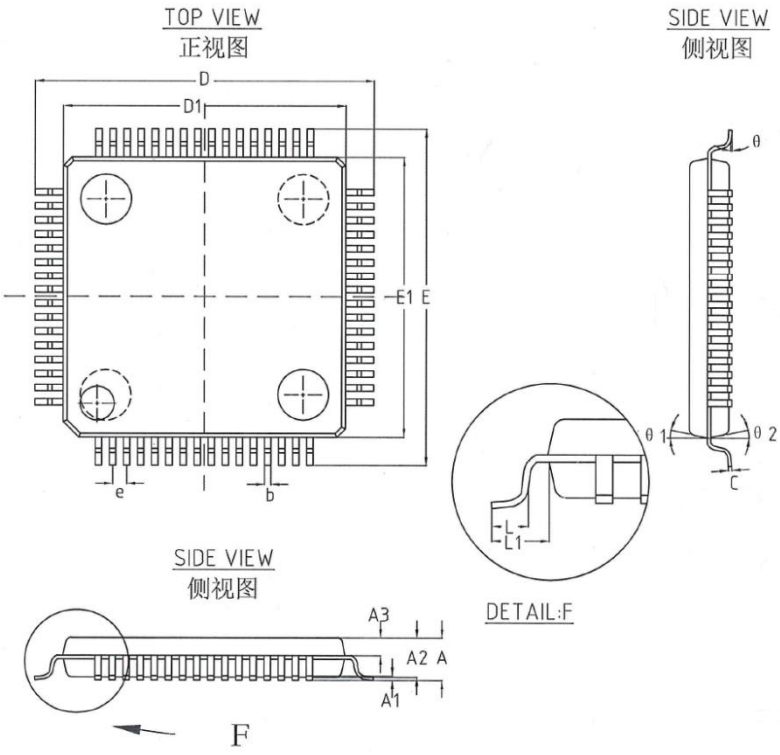
	积分线性误差（DE）		-2	±0.9	2	LSB
EO	偏移误差（SE）	校准后的测量，使用独立的方法得出参数		-0.1		LSB
	偏移误差(DE)			-0.1		LSB
EG	增益误差（SE）			-1.7		LSB
	增益误差(DE)			-1.5		LSB
ADC 动态参数						
SNDR	信噪失真比(SE)	校准后的测量，29K Hz 正弦波输入，低于满量程 0 至 1db，2MSps		66		dB
	信噪失真比(DE)			70		dB
THD	总谐波失真(SE)			-78		dB
	总谐波失真(DE)			-85		dB
SFDR	无杂散动态范围(SE)			80		dB
	无杂散动态范围(DE)			87		dB
注：以下 ADC 参数由综合评估以及设计保证，不在生产测试。						

表 7.20 IO 特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{IL}	输入低电平的电压	5V			0.3xVDDH	V
		3.3V			0.8	
V_{IH}	输入高电平的电压	5V	0.7xVDDH			V
		3.3V	2			
V_{OL}	输出低电平的电压	5V			0.5	V
		3.3V			0.4	
V_{OH}	输出高电平的电压	5V	VDDH-0.8			V
		3.3V	2.4			
I_{IO}	灌电流	5V			8	mA
		3.3V			4.5	
	源电流	5V			8	mA
		3.3V			4.5	
R_{PU}	上拉等效电阻		20	50	100	KΩ
R_{Pd}	下拉等效电阻		20	50	100	KΩ
C_{IN}	输入电容				10	pF

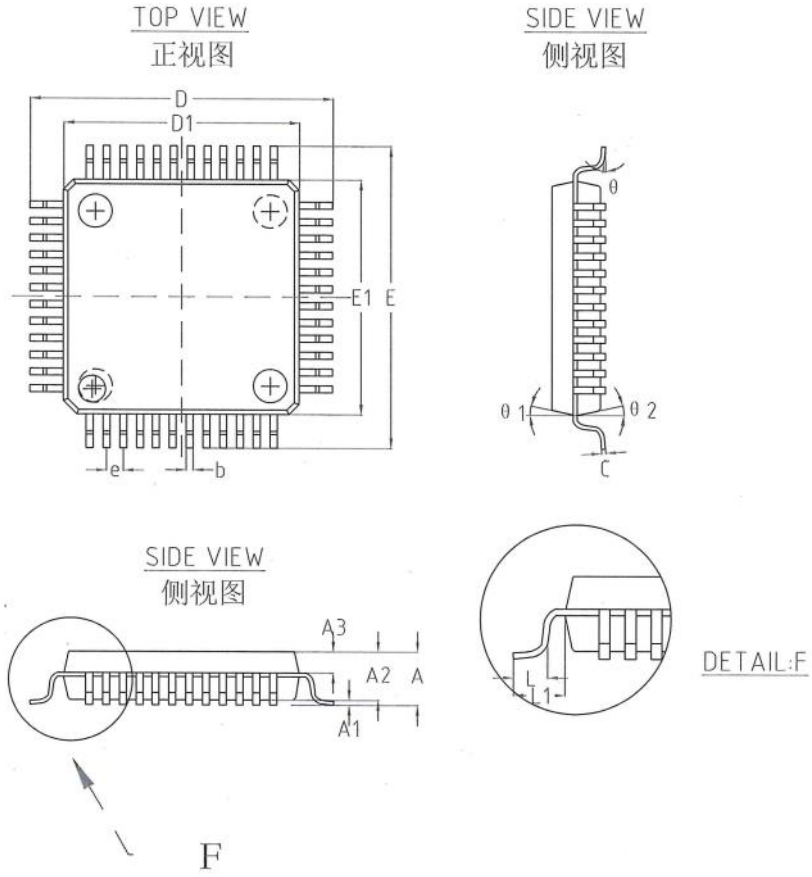
8. 芯片封装信息

8.1. LQFP64



机械尺寸/mm Dimensions			
字符 SYMBOL	最小值 MIN	典型值 NOMINAL	最大值 MAX
A	–	–	1.60
A1	0.05	–	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	–	0.27
c	0.13	–	0.17
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50 BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0°	3.5°	7°
θ1	11°	12°	13°
θ2	11°	12°	13°

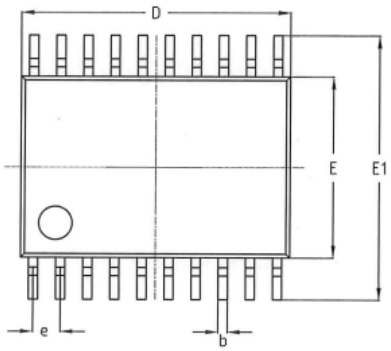
8.2. LQFP48



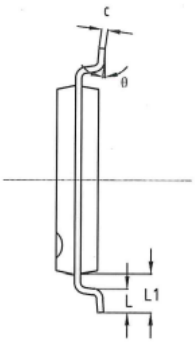
机械尺寸/mm Dimensions			
字符 SYMBOL	最小值 MIN	典型值 NOMINAL	最大值 MAX
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	-	0.27
c	0.13	-	0.18
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50 BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0°	3.5°	7°
θ1	11°	12°	13°
θ2	11°	12°	13°

8.3. TSSOP20

TOP VIEW
正视图

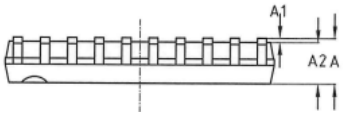


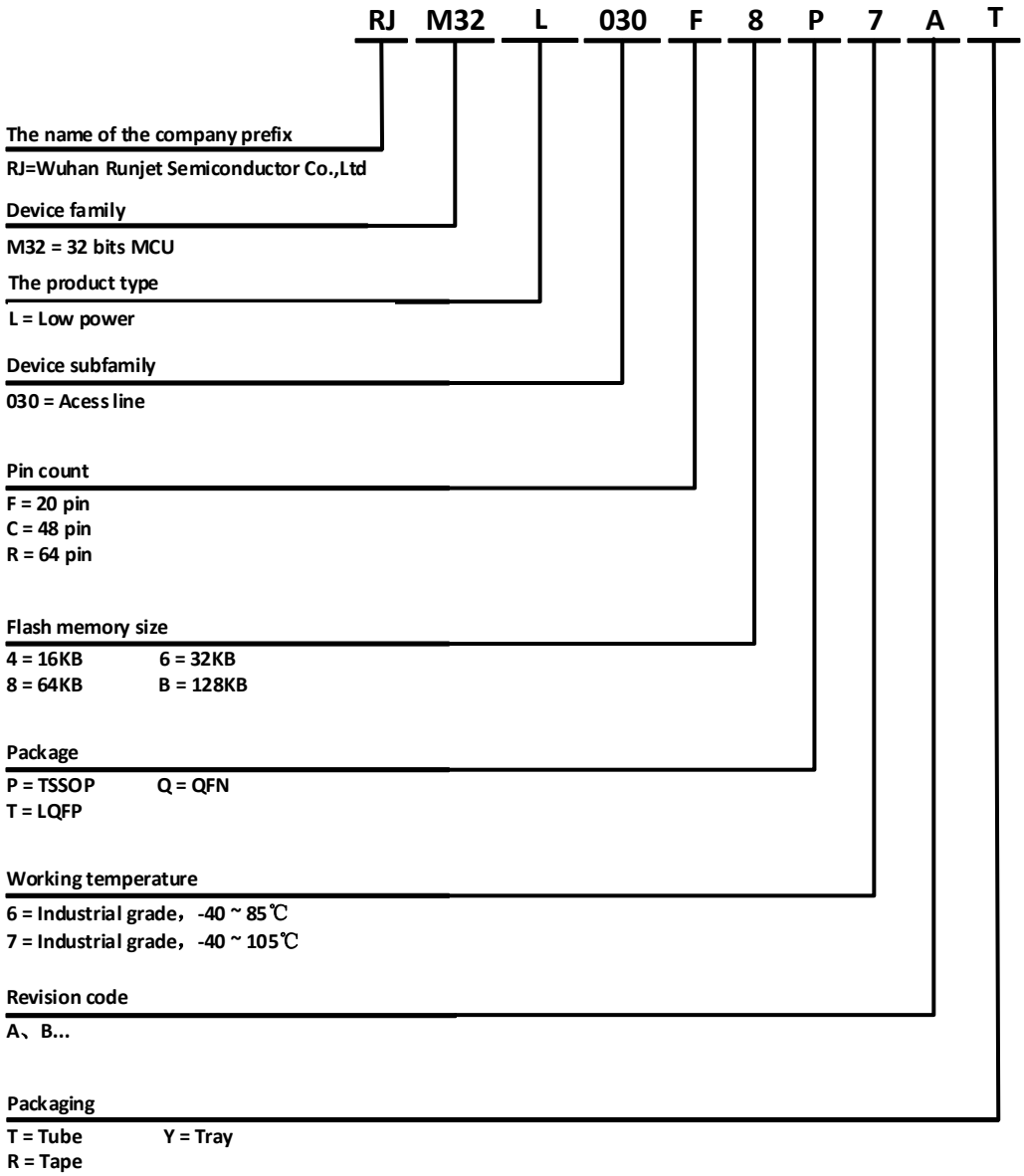
SIDE VIEW
侧视图



机械尺寸/mm Dimensions			
字符 SYMBOL	最小值 MIN	典型值 NOMINAL	最大值 MAX
A	–	–	1.20
A1	0.05	–	0.15
A2	0.90	1.00	1.05
b	0.19	–	0.30
c	0.09	–	0.20
D	6.40	6.50	6.60
E	4.30	4.40	4.50
E1	6.25	6.40	6.55
e	0.65 BSC		
L1	1.00REF		
L	0.45	0.60	0.75
θ	0°	–	8°

SIDE VIEW
侧视图



9. 订货信息

器件型号	FLASH	SRAM	封装形式	耐温
RJM32L030F8P7A	64KB	8KB	TSSOP20L	-40℃~ 105℃
RJM32L030C8T7A	64KB	8KB	LQFP48	-40℃~ 105℃
RJM32L030R8T7A	64KB	8KB	LQFP64	-40℃~ 105℃